



Els investigadors de la UIB dissenyen mètodes per autocalibrar automàticament circuits integrats que es desvien en les seves prestacions

El Grup d'Enginyeria Electrònica desenvolupa tècniques de verificació alternatives que puguin substituir els lents tests funcionals. Els investigadors de la Universitat de les Illes Balears volen dissenyar ara circuits que s'autoajustin perquè compleixin les seves especificacions

Palma. Agost de 2010

Simplificar els mètodes de verificació de circuits integrats ha estat el camp de treball essencial del Grup d'Enginyeria Electrònica de la Universitat de les Illes Balears; això és: establir sistemes que en un temps i amb un cost mínims puguin garantir la fiabilitat d'aquests circuits. En l'actualitat, el repte dels investigadors que conformen aquest grup de recerca del Departament de Física va una mica més enllà i consisteix en el disseny de circuits que es puguin calibrar a si mateixos de forma automàtica a partir de les mesures preses gràcies a les tècniques de test dissenyades prèviament.

Fins fa uns anys els mètodes de verificació dels components analògics eren bàsicament funcionals; és a dir: s'havia de comprovar si "funcionaven" aparell per aparell, la qual cosa suposava perdre molt temps i encarir notablement el producte. El grup ha desenvolupat sistemes de verificació estructural i alternativa que substitueixen els tradicionals mètodes funcionals. Al mateix temps, els investigadors han treballat en el disseny d'un sistema de verificació que es pugui integrar en el circuit mateix aconseguint així circuits que siguin capaços d'autoverificar que funcionen bé.

Introducció

L'aparició dels circuits integrats o xips a principis de la dècada dels seixanta va permetre el desenvolupament del que es coneix com a tercera generació d'ordinadors. Fou aleshores quan començà la miniaturització, gràcies a la qual s'aconseguí, entre d'altres avantatges, un consum energètic més baix i una fiabilitat major. Aquesta tercera generació d'ordinadors utilitzava encara circuits

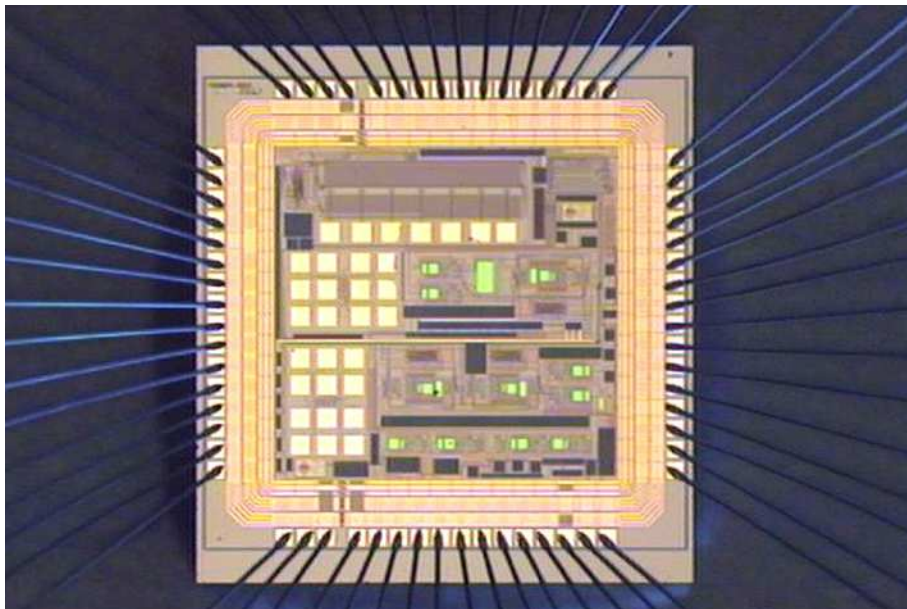


Un dels membres del grup de recerca, al laboratori. Fotos: UIB

integrats SSI i MSI, acrònims que signifiquen escales d'integració baixes i mitjanes. Mentrestant, s'havia obert un camí nou les expectatives del qual va saber sintetitzar molt bé Gordon Moore el 1965, quan es va témer que el nombre de transistors en un xip es duplicava cada 18-24 mesos. Aquesta observació és coneguda com a llei de Moore.



Els investigadors de la UIB dissenyen mètodes
per autocalibrar automàticament circuits integrats
que es desvien en les seves prestacions



***Del primer circuit
que integrà sis
transistors sobre
una mateixa base
de semiconductor
hem passat a
circuit, tal com va
profetitzar Gordon
Moore, no més
grossos que l'ungla
del dit petit,
capaços d'integrar
més de quatre-
cents milions de
transistors***

Diguem a manera d'introducció que un circuit integrat és una espècie de pastilla on es troben tots els components electrònics necessaris per realitzar una funció: transistors, resistències, díodes, etc. El primer fou desenvolupat per Jack St. Clair Kilby, enginyer de l'empresa Texas Instruments. Havia nascut una nova branca científica i tecnològica: la microelectrònica, ara ja nanoelectrònica. Kilby rebé l'any 2000 el premi Nobel de Física.

D'aquell primer circuit que integrà sis transistors sobre una mateixa base de semiconductor hem passat, tal com va profetitzar Gordon Moore, a circuits no més grossos que l'ungla del dit petit capaços d'integrar més de quatre-cents milions de transistors. L'evolució d'aquesta integració durant quaranta anys queda reflectida en la manera de classificar els circuits integrats, en funció del nombre de components que integren: dels SSI (Small Scale of Integration) o els MSI (Medium Scale of Integration), que no sobrepassen els cent components, fins a arribar als VLSI (Very Large Scale of Integration) i els ULSI (Ultra Large Scale of Integration), capaços de contenir més de vint milions de transistors i que operen a velocitats extremadament altes.

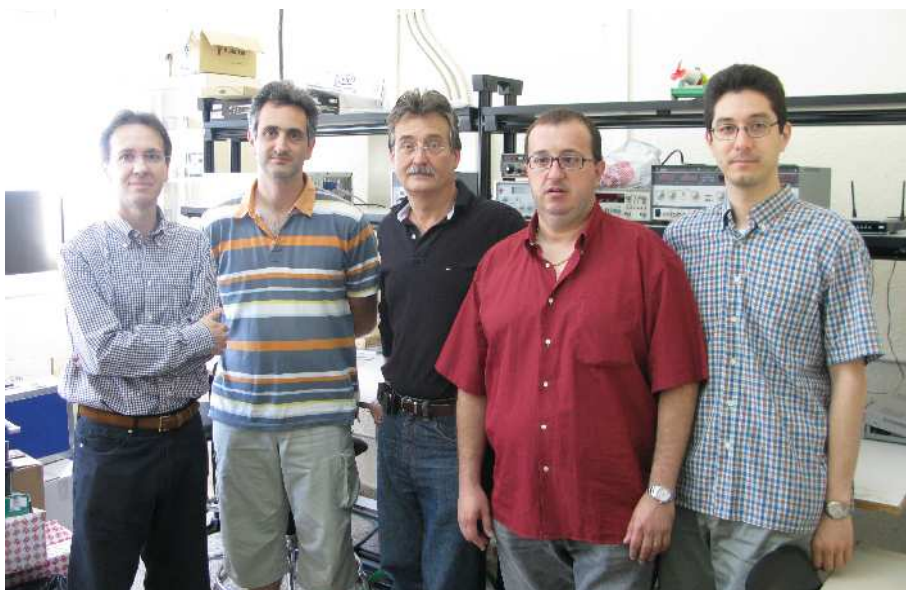
Els problemes de la miniaturització

El cost de fabricació d'aquest tipus de circuits s'ha reduït considerablement, ja que es pot automatitzar. Així i tot, un terç d'aquest cost és destinat al test, a la verificació. I és que la miniaturització duu aparellats una sèrie de problemes associats a les propietats i a la degradació dels materials emprats en la construcció dels circuits (metall, òxid, semiconductor). Ens trobam amb tot un seguit de problemes que intenten resoldre una multitud d'equips de recerca: els corrents de fuites (Stress Induced Leakage Current, SILC), les pèrdues de capacitat aïllant de l'òxid que es coneixen com a ruptures, etc.

El Grup d'Enginyeria Electrònica del Departament de Física, que encapçala el doctor Eugeni Garcia, ha centrat la seva recerca en el disseny experimental de circuits integrats i molt especialment en el desenvolupament de sistemes de verificació que es puguin emprar a la indústria. Tal com afirma el doctor Garcia, "per a un fabricant és essencial poder garantir la

fiabilitat dels seus productes, i en aquests moments la verificació d'aquests tipus de circuits ha esdevingut tot un repte, ja que en augmentar la complexitat també es fa més complicada aquesta verificació".

Resulta evident que la tasca de verificar un d'aquests circuits no es pot basar en la comprovació de cada un dels components. El temps que s'hi perdria seria enorme. Per regla general aquest procés de verificació es realitza automàticament mitjançant una maquinària dissenyada expressament.



La tasca que desenvolupa el grup encapçalat pel doctor Eugeni Garcia és la de dissenyar i construir prototips de circuits integrats que incorporin els punts clau necessaris perquè la verificació sigui alhora segura i ràpida

Eugeni Garcia, al centre, amb la resta de membres del grup de recerca.

Segons la qualitat del producte i el preu, la verificació pot ser sobre una mostra aleatòria de cada sèrie produïda o bé individual, verificant tots i cada un dels circuits fabricats a la cadena de producció (això darrer es fa, per exemple, en tots els circuits dels satèl·lits).

Es requereixen tècniques que permetin la verificació del bon funcionament de tot el circuit en un temps molt breu, en qüestió de segons, si no es vol encarir tot el procés. Això només es pot aconseguir mitjançant el test de punts clau del sistema, l'estat dels quals ens informaran de l'estat de distintes parts del sistema. Dit en altres paraules, qualsevol disfunció en el circuit és detectable per una disfunció en el punt clau.

La verificació es realitza mesurant la tensió de les connexions externes (pads) del xip situades a la perifèria. Les reduïdíssimes mides d'aquestes connexions obliguen a emprar l'anomenada màquina de puntes, dotada d'una sèrie de micromanipuladors i addicionalment d'un microscopi. El procés de verificació de cada punt clau implica dues etapes: primer, aplicar als pads del circuit una determinada seqüència de valors per aconseguir que el voltatge en aquest punt tingui un valor determinat (control); i segon, aplicar una altra seqüència d'entrades per traslladar el voltatge d'aquest punt a un dels pads externs (observació) i així poder comparar-lo amb el valor esperat. Com que en cada nova generació de xips la relació entre els punts interns per mesurar i el nombre de pads creix, els problemes de la verificació s'agreugen. Precisament aquesta és la tasca que ha centrat els esforços del grup encapçalat pel doctor Eugeni Garcia.



Cap a tècniques de verificació distintes del test funcional

La irrupció de la tecnologia digital suposà un seguit d'avantatges, entre els quals són evidents l'augment de prestacions i de portabilitat. Primer, teníem circuits digitals per una banda i analògics per una altra. Aviat començaren a coexistir components analògics i components digitals en un xip. Els darrers anys, però, la tendència és integrar la totalitat dels components dins el mateix xip. El present passa per la utilització de la tecnologia CMOS VLSI (Complementary Metal Oxide Semiconductor Very Large Scale of Integration), que permet un consum menor i una major immunitat al renou. Aquesta tecnologia integra tant els components analògics com els digitals. Ara bé, mentre el test en circuits integrats digitals està relativament desenvolupat, no passa el mateix en el cas dels circuits analògics.

Des del seu naixement, el Grup d'Enginyeria Electrònica de la UIB ha centrat precisament la seva recerca a desenvolupar sistemes de verificació per a circuits que integrin, juntament amb la part digital, components analògics, tal com les primeres etapes d'un receptor de radiofreqüència o els convertidors analògics/digitals. En primer lloc, els investigadors intentaren adaptar tècniques de verificació ja suficientment explorades en circuits digitals en aquests circuits analògics integrats en CMOS. Llavors, en una segona fase, es dissenyaren mètodes de test diferents del test funcional (per això reben el nom d'alternatius) destinats només a circuits analògics. La substitució de la verificació funcional per l'alternativa suposaria un gran estalvi econòmic. El grup també treballa en el disseny de sensors integrats dins el mateix xip per mesurar les variables de test en els punts clau (interns). En fi, el que es vol aconseguir és un circuit que es pugui verificar a sí mateix.

Autocalibració

Com ja hem dit, les tecnologies actuals de circuits integrats CMOS incorporen dins el mateix xip circuits complexos que inclouen seccions analògiques, digitals i de ràdiofreqüència (RF). En aquestes tecnologies resulta pràcticament impossible per als processos de fabricació actuals mantenir la tolerància dels paràmetres per davall del 10 per cent. Això vol dir que, per exemple, el valor d'una resistència pot variar un 10 per cent entorn del seu valor nominal. Naturalment, aquestes variacions degudes al procés de fabricació tenen un efecte sobre les prestacions de les seccions analògiques del circuit integrat. A més a més, aquests circuits estan sotmesos a condicions de treball adverses, com puguin ser canvis en la temperatura ambient, presència de renou o baixes bateries d'alimentació. Tot això fa necessari construir circuits robusts a les variacions de procés de fabricació.

Ara mateix, el Grup d'Enginyeria Electrònica té com a objectiu respondre a aquest repte, anant una mica més enllà de la verificació (estructural o alternativa) dels circuits. Ara ja no es tracta només de verificar si un circuit és bo o dolent sinó de dissenyar circuits autocalibrats. Aquests circuits, automàticament i sense l'ajuda externa, són capaços de canviar alguns valors dels seus components per ajustar aquelles especificacions que s'han vist alterades pel procés de fabricació o per qualsevol altre motiu. L'autocalibració és una passa que va més enllà del disseny de tècniques de verificació, ja que, partint de la informació aportada per les mesures de test, permet modificar alguns elements del circuit a fi de corregir les desviacions produïdes en les especificacions.



Projecte finançat

Optimització del comportament de circuits integrats basada en test predictiu (OCCITeP), Ministeri de Ciència i Innovació, Programa nacional de projectes d'investigació fonamental del Pla nacional d'I+D+I, Tecnologia, Electrònica i Comunicacions, TEC2009-07859, 2009-2012.

Investigador responsable

Eugení Garcia Moreno
Catedràtic d'universitat de Tecnologia Electrònica
Grup de Tecnologia Electrònica
Departament de Física
Universitat de les Illes Balears
Edifici Mateu Orfila i Rotger

Altres membres de l'equip

Joan Font Rosselló, professor titular d'escola universitària
Eugení Miquel Isern Riutort, professor titular d'universitat
Rodrigo Picos Gayà, professor contractat doctor
Miquel Roca Adrover, professor titular d'universitat
Kay Suenaga Portugues, professor ajudant doctor

Institucions i entitats col·laboradores

Álvaro Pineda, IC-Málaga
Juan Carlos Urrea, Fagor Automation S. Coop.

Webs d'interès

<http://www.uib.es/ca/infosobre/recerca/grups/grup.php?grup=TECNOELE>

Publicacions (2007-2009)

Picos, R., Calvo, O., Iñíguez, B., García, E., Garcia, R., Estrada, M. (2007) «Optimized parameter extraction using fuzzy logic», *Solid-State Electronics*. Vol. 51, n. 5, pàg. 683-690.

Roca, M., Isern, E., Picos, R., Bota, S., Suenaga, K., García, E. (2007) «Accuracy evaluation in parameter prediction of analogue circuits using nonlinear oscillation methods», *Electronics Letters*. Vol. 43, n. 9, pàg. 494-496.

Suenaga, K., Picos, R., Bota, S., Roca, M., Isern, E., García, E. (2007) «A module for BiST of CMOS RF Receivers», *Journal of Electronic Testing: Theory and Applications*. Vol. 26, n. 6, pàg. 605- 612.

Garcia, E., Suenaga, K., Picos, R., Bota, S., Roca, M., Isern, E. (2009), «Predictive test strategy for CMOS RF mixers», *Integration, the VLSI Journal*, Vol. 42, n. 1, pàg. 95-102.

Garcia-Moreno, E., Picos, R., Isern, E., Roca, M., Bota, S., Suenaga, K. (2009) «Radiation Sensor Compatible with Standard CMOS Technology», *IEEE Transactions on Nuclear Science*, Vol. 56, n. 5, pàg. 2910-2915.



Universitat de les
Illes Balears

Divulgació de la recerca
Agost de 2010

Els investigadors de la UIB dissenyen mètodes
per autocalibrar automàticament circuits integrats
que es desvien en les seves prestacions

Comunicacions a congressos (2009)

Moldovan, N., Picos, R., Garcia, E. «Parameter Extraction of a Solar Cell Compact Model usign Genetic Algorithms», *VII Spanish Conference on Electron Devices (CDE)*, Santiago de Compostel·la.

Suenaga, K., Bota, S., Picos, R., Isern, E., Roca, M., Garcia, E. «Predictive Test Technique for diagnosis of RF CMOS Receivers'» *IEEE VLSI Test Symposium (VTS)*, Santa Cruz (Califòrnia, EUA).

Font, J., Isern, E., Roca, M., Picos, R., García, E. «Self-calibrating filter by using oscillation-based test», *XXIV Conference on Design of Circuits and Integrated Systems (DCIS)*, Saragossa.